

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-064340

(43)Date of publication of application : 28.02.2002

(51)Int.Cl.

H03F 1/32
H03F 1/30
H03F 1/34
H03F 1/42
H03F 3/24

(21)Application number : 2000-245939

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 14.08.2000

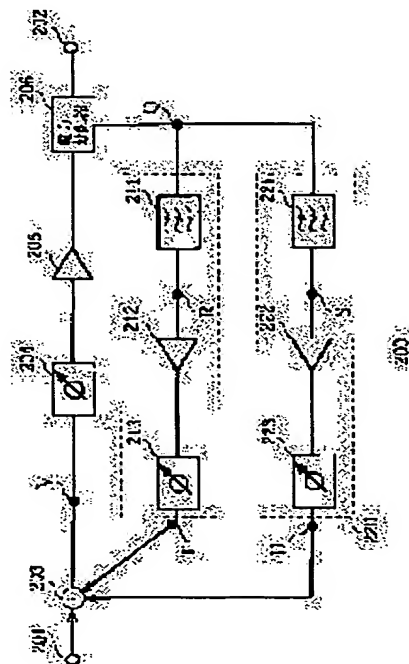
(72)Inventor : MORIMOTO SHIGERU
ISHIDA HIDETOSHI
MAEDA MASAHIRO
KATSUNO MOTONARI

(54) HIGH FREQUENCY POWER AMPLIFIER

(57)Abstract:

PROBLEM TO BE SOLVED: To solve a problem that the quantity of improvement in each of mutual modulation distortion components is dispersed by the frequency characteristics of a power amplifying element or distortion compensating circuit as the detuning frequency of each of signals is increased when there is a multitone input signal in a power amplifier having a distortion pre-compensating circuit.

SOLUTION: Since each of first and second distortion compensating circuits 210 and 220 parallel connected to a power amplifying element 205 reduces intermodulation distortion signals on the low frequency side and the high frequency side of the fundamental wave output signal, each of intermodulation distortions is independently and effectively reduced.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Offic

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2002-64340
(P2002-64340A)

(43) 公開日 平成14年2月28日 (2002.2.28)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード* (参考)
H 0 3 F 1/32		H 0 3 F 1/32	5 J 0 9 0
1/30		1/30	A 5 J 0 9 1
1/34		1/34	
1/42		1/42	
3/24		3/24	
審査請求 未請求 請求項の数 5 O L (全 8 頁)			

(21) 出願番号 特願2000-245939 (P2000-245939)

(22) 出願日 平成12年8月14日 (2000.8.14)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 森本 滋

大阪府高槻市幸町1番1号 松下電子工業株式会社内

(72) 発明者 石田 秀俊

大阪府高槻市幸町1番1号 松下電子工業株式会社内

(74) 代理人 100090446

弁理士 中島 司朗 (外1名)

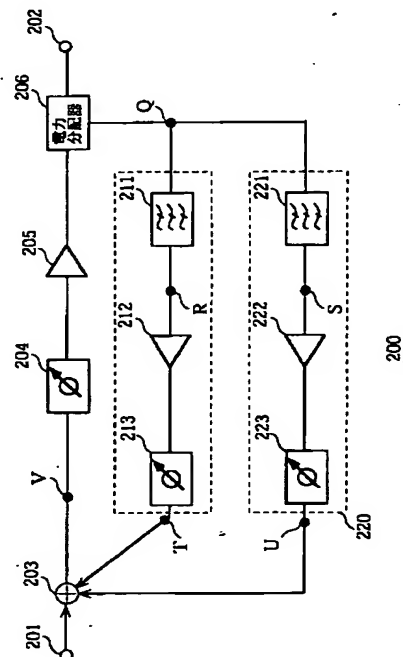
最終頁に続く

(54) 【発明の名称】 高周波電力増幅器

(57) 【要約】

【課題】 前置歪み補償回路を有する電力増幅器にマルチトーン入力信号がある場合、各信号の離調周波数が大きくなるほど、電力増幅素子や歪み補償回路の周波数特性によって、各相互変調歪み成分に対する改善量にばらつきを生じる。

【解決手段】 電力増幅素子205に並列接続された、第1の歪補償回路210と第2の歪補償回路220が、各々、基本波出力信号の低域側と高域側に生じる相互変調歪み信号を低減するため、各相互変調歪みが各々独立に、かつ効果的に低減される。



【特許請求の範囲】

【請求項1】電力増幅素子とその入力回路とから構成され、

入力回路は、2個の歪み補償回路を並列に接続した回路を含み、

第1の歪み補償回路は、基本波出力信号の周波数より低域側における相互変調歪み信号を低減する周波数特性をもった回路であり、

第2の歪み補償回路は、基本波出力信号の周波数より高域側における相互変調歪み信号を低減する周波数特性をもった回路であることを特徴とする高周波電力増幅器。

【請求項2】前記第1の歪み補償回路が、

基本波信号の周波数より高域の信号成分を低減し低域の信号成分を通過する低域通過型フィルタと、相互変調歪み信号を増幅する増幅素子と、相互変調歪み信号の位相を調節する移相素子を有し、

前記第2の歪み補償回路が、

基本波周波数より低域の信号成分を低減し、高域の信号成分を通過する高域通過型フィルタと、相互変調歪み信号を増幅する増幅素子と、相互変調歪み信号の位相を調節する移相素子を有することを特徴とする請求項第1項記載の高周波電力増幅器。

【請求項3】前記入力回路は、入力信号を分配する分配器と、信号を合成する合成器と、分配器と合成器の間に3本の並行線路の一に設けられた前記第1の歪み補償回路と、他の一の線路に設けられた前記第2の歪み補償回路とからなるとともに、残りの線路は、入力された信号を歪み補償することなく伝搬する線路であり、前記合成器は、この残りの線路を伝搬した信号と前記第1と第2の歪み補償回路で処理された信号を合成し、後段の電力増幅素子に送出することを特徴とする請求項1、2に記載の高周波電力増幅器。

【請求項4】電力増幅素子とその出力を入力側に帰還する帰還回路とからなり、前記帰還回路は、基本波出力信号の周波数より高域側における相互変調歪み信号を抽出して前記電力増幅素子を入力側に帰還する第1の帰還回路と、基本波出力信号より低域側における相互変調歪み信号を抽出して前記電力増幅素子を入力側に帰還する第2の帰還回路とからなる、ことを特徴とする高周波電力増幅器。

【請求項5】前記第1の帰還回路が、

基本波出力信号の周波数以下の周波数をもつ信号成分を低減し、前記周波数より高域の信号成分を通過する高域通過型フィルタと、相互変調歪み信号を増幅する増幅素子と、相互変調歪み信号の位相を調節する移相素子とからなり、前記第2の帰還回路が、

基本波出力信号の周波数以上の周波数をもつ信号成分を低減し、前記周波数より低域の信号成分を通過する低域通過型フィルタと、相互変調歪み信号を増幅する増幅素子と、相互変調歪み信号の位相を調節する移相素子と

からなる、ことを特徴とする請求項4に記載の高周波電力増幅器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、電力増幅素子を低歪みで動作させる線形補償回路を有する高周波電力増幅器に関する。

【0002】

【従来の技術】携帯電話基地局などにおける送信用の高周波電力増幅器には、一般に高出力、低歪みな特性が求められる。しかしながら、電力増幅素子に複数の周波数の異なる信号を入力した場合、電力増幅素子への入力レベルが大きくなるに従って、図5(a)に示すように電力増幅素子としての半導体電力増幅素子の電流容量の制限などによる出力信号の利得の低下(AM/AM変換の非線形)と、半導体電力増幅素子の入力容量や相互コンダクタンスの変動による位相の変動(AM/PM変換の非線形)が起こる。この2つの要因により、図5(b)に示すスペクトルから理解されるように、帯域外に干渉信号となる有害な相互変調歪み信号(図では、3次と5次を示している。)を発生する。

【0003】この相互変調歪みを抑制するため、これまで広く使用されてきた技法として、アナログ回路を用いた前置歪み方式がある。図6は、前置歪み方式の高周波電力増幅器の一例を示す回路図である(特開平08-181544号公報)。電力増幅素子620の前に前置歪み回路610を有している。前置歪み回路610は、2つの並列な分岐を備え、その第一の分岐が順方向接続のダイオード611と遅延線路612を有し、第2の分岐は抵抗613と遅延線路614を有している。

【0004】図7に、前置歪み回路610の動作原理を説明するため、上記ダイオード611と抵抗613とを流れる高周波電流のベクトルを示す。ダイオード611と遅延線路612を通過してノード615に達する電流を I_d とし、抵抗613と遅延線路614を通過してノード615に達する電流を I_a とする。遅延線路612の遅延時間を遅延線路614よりも大きくすると電流 I_d は I_a より進相することになる。ここで、入力電力を等しい間隔で3段階に変化させた場合、 I_a は等間隔で0A、0B、0Cと変化する。一方、 I_d は I_a に対して進相した角度を一定に保ちながら、ダイオード611の非線形性によって指数関数的にOL、OM、ONのように変化する。これら2つの電流 I_d 、 I_a はノード615で合成される。合成された電流ベクトルは、その振幅が、入力レベルの増加に伴って、電力増幅素子620の持つ飽和特性とは正反対の特性で非線形に伸張されると同時に、電流ベクトルの位相も非線形に変動する。これらの振幅と位相の変動は、ダイオード611のバイアス電圧や抵抗613の値などによってかなり自由度高く設定できる。従って、これらの値を調整して前置歪み回路610を最適

化することにより、電力増幅素子520の非線形性を相殺するような振幅の変動(AM/AM変換の非線形)や位相の変動(AM/PM変換の非線形)を有する信号を作製して、電力増幅素子620に入力することにより、電力増幅素子620の飽和特性に起因する歪成分を打ち消すことが可能となる。

【0005】この技法は、デジタル回路を用いた前置歪み方式(特開平08-37427号公報)や、従来のフイードフォワード法(特開平08-186451号公報)などに比べ、構成が簡素であるという利点がある。

【0006】

【発明が解決しようとする課題】ところが、従来のアナログ回路を用いた前置歪み方式は、以上述べた利点を有する反面、大きく分けて2つの課題があった。第1の課題は、例えば高周波電力増幅器に2つの入力信号がある場合、各々の入力信号の周波数が大きく離れるほど、高周波電力増幅器の基本波の高域側と低域側の3次相互変調歪みの改善量に差が発生する傾向にあることである。これは、電力増幅素子や歪み補償回路を構成するFETやダイオードの非線形パラメータには周波数特性があり、広帯域に渡って歪み補償回路が電力増幅素子のAM/AM変換・AM/PM変換の非線形性を補償し、相互変調歪みを改善することが困難となるからである。

【0007】第2の課題は、電力増幅素子として用いるFETなどの動作温度が変動した場合、電力増幅素子のAM/AM変換・AM/PM変換の非線形性が変動してしまうため、歪み補償回路が電力増幅素子の非線形性を補償できなくなり、その結果、相互変調歪みの改善能力が低下してしまうことである。また、電力増幅素子のAM/AM変換・AM/PM変換の非線形性を広い出力振幅領域にわたって補償できる歪み補償回路を実現するのは困難である。

【0008】本発明は、上記課題を解決することのできる新規、有用な高周波電力増幅器を提供することを目的としている。

【0009】

【課題を解決するための手段】上記目的を達成するため、本発明に係る高周波電力増幅器は、電力増幅素子とその入力回路とから構成され、入力回路が、2個の歪み補償回路を並列に接続した回路を含み、第1の歪み補償回路が、基本波出力信号の周波数より低域側における相互変調歪み信号成分を低減し、高域の信号成分を通過する周波数特性をもった回路であり、第2の歪み補償回路が、基本波出力信号の周波数より高域側における相互変調歪み信号成分を低減し、高域の信号成分を通過する周波数特性をもった回路であることを特徴としている。

【0010】この構成によれば、基本波出力信号の低周波側に発生する相互変調歪み信号と高域側に発生する相互変調歪み信号が各々独立に、かつ効果的に低減される。ここで、前記第1の歪み補償回路が、基本波信号の

周波数より高域の信号を低減する低域通過型フィルタと、相互変調歪み信号を増幅する増幅素子と、相互変調歪み信号の位相を調節する移相素子とを有し、前記第2の歪み補償回路が、基本波周波数より低域の信号を低減する高域通過型フィルタと、相互変調歪み信号を増幅する増幅素子と、相互変調歪み信号の位相を調節する移相素子とを有する構成とできる。

【0011】また、前記入力回路は、入力信号を分配する分配器と、信号を合成する合成器と、分配器と合成器の間の3本の並行線路の一に設けられた前記第1の歪み補償回路と、他の一の線路に設けられた第2の歪み補償回路とからなるとともに、残りの線路は、入力された信号を歪み補償することなく伝搬する線路であり、前記合成器は、この残りの線路を伝搬した信号と前記第1と第2の歪み補償回路で処理された信号を合成し、後段の電力増幅器に送出する構成とすることができる。

【0012】また、上記の目的を達成するため、本発明に係る高周波増幅器は、電力増幅素子とその出力を入力側に帰還する帰還回路とからなり、前記帰還回路が、基本波出力信号の周波数より高域側における相互変調歪み信号を抽出して前記電力増幅器の入力側に帰還する第1の帰還回路と、基本波出力信号より低域側における相互変調歪み信号を抽出して前記電力増幅器の入力側に帰還する第2の帰還回路とからなることを特徴としている。

【0013】ここで、前記第1の帰還回路は、基本波出力信号の周波数以下の周波数をもつ信号を低減し、前記周波数より高域の信号成分を通過する高域通過型フィルタと、相互変調歪み信号を増幅する増幅素子と、相互変調歪み信号の位相を調節する移相素子とからなり、前記第2の帰還回路は、基本波出力信号の周波数以上の周波数をもつ信号成分を低減し、前記周波数より低域の信号成分を通過する低域通過型フィルタと、相互変調歪み信号を増幅する増幅素子と、相互変調歪み信号の位相を調節する移相素子とからなる構成とすることができる。

【0014】この構成によれば、帰還回路には、電力増幅素子により実際に出力された相互変調歪み信号を用いるため、前記電力増幅素子の温度変化や広いダイナミックレンジの振幅変動に対するAM/AM変換・AM/PM変換の非線形性を補償することが可能となると同時に、基本波出力信号の低域側に発生する相互変調歪み信号と高域側に発生する相互変調歪み信号が、各々独立に、かつ効果的に低減される。

【0015】

【発明の実施の形態】以下、図1から図4を参考にして本発明の実施の形態を説明する。なお、図面において同じ符号をつけられたものは異なる図面でも同じものを指す。

(実施の形態1) 図1は本発明の一の実施形態としての高周波電力増幅器100の回路図を示している。本回路

も、従来の前置歪方式と類似しており、電力増幅素子105の前段に処理回路を設けている。この処理回路は、入力端子101から入力された信号を分配する電力分配器102と、電力分配器102で分配された一の信号路(Pa信号が流れる線路)に挿入された移相器103と、前記電力分配器102で分配された他の信号路(Pb信号が流れる線路)をノードAで2つに分岐した後の各分岐線路に挿入された歪み補償回路110、130と、前記移相器103、歪み補償回路110、130の出力信号を合成する合成器104とから構成される。

【0016】前記歪み補償回路110は、ダイオード121と抵抗122からなる非線形補償回路120と、カットオフ周波数より高い周波数を通過する高域通過型フィルター111と、増幅素子112と、移相器113とから構成される。カットオフ周波数は、図5(b)において、基本波 f_{01} より高く、3次相互変調歪のうち高域側の周波数 f_{31} より低い周波数が選ばれている。

【0017】他方の歪み補償回路130は、前記歪み補償回路110と基本的に同じ回路からなるが、フィルター131が高域通過型フィルターではなく、カットオフ周波数より低い周波数を通過する低域通過型フィルターを用いている。このフィルター131のカットオフ周波数は、図5(b)において、基本波 f_{01} より低く、3次相互変調歪のうち低域側の周波数 f_{31} より高い周波数が選ばれている。

【0018】以上の構成において、入力端子101より入力された無歪み信号は電力分配器102によって信号Paと信号Pbに分配される。分配の比率は1:1ではなく、PaがPbに比して十分大きく設定される。信号Paは、移相器103を介して合成器104に入力され、一方、信号Pbは、ノードAにおいてさらに信号Pcと信号Pdに等分配される。信号Pcは、歪み補償回路110を介して歪んだ状態で合成器104に入力されるし、信号Pdは、歪み補償回路130を介して歪んだ状態で合成器104に入力される。合成器104に入力された以上三つの信号は合成された後、電力増幅素子105により増幅され、低歪み高出力信号が出力端子102に到達する。

【0019】以下、各分岐での動作と、低歪みな高出力信号が得られる原理を示す。信号Paは、移相器103に入力され位相が調節された後、無歪みの状態で合成器104に出力される。信号Pcは、歪み補償回路110中の、まず非線形性補償回路120に入力される。非線形性補償回路120はダイオード121と抵抗122の並列回路であり、ダイオード121のバイアス電圧と抵抗122を適宜に変化させることにより、信号のAM/AM変換・AM/PM変換の非線形性が調節された歪み信号が得られる。非線形性補償回路120より出力された歪み信号は、高域通過型フィルター111により、歪み補償回路110に入力された無歪みの信号Pcより高

域側の歪み信号のみが取り出され、増幅素子112により増幅されて振幅が調節された後、移相器113により位相が調節され、歪み補償回路110の出力信号になる。

【0020】信号Pdは歪み補償回路130中の、まず線形性補償回路140に入力されて、前述した非線形性補償回路120と同様にして信号のAM/AM変換・AM/PM変換の非線形性が任意に調節された歪み信号が得られる。非線形性補償回路140より出力された歪み信号は、低域通過型フィルター131により、歪み補償回路210に入力された無歪みの信号Pdより低域側の歪み信号のみが取り出され、増幅素子132により増幅された後、移相器133により位相が調節され、歪み補償回路130の出力信号になる。

【0021】図3は、高周波電力増幅器100に2波入力信号が与えられた場合、各ノードにおける信号のスペクトルを示している。図3(A)は入力端子101における信号である。歪み補償回路110、130では、まずノードB、Cでの各々の信号を示す図3(B)、

(C)のように、AM/AM変換・AM/PM変換の非線形性が調節された後、ノードD、Eでの各々の信号を示す各々図3(D)、(E)のように高域側の歪み信号 f_{31} 、低域側の歪み信号 f_{32} のみが取り出され、ノードF、Gでの各々の信号を示す各々図3(F)、(G)のように増幅と位相が調節される。これらの調節は、図3(F)、(G)に示す各歪み成分が、信号Paが電力増幅器105を通過する際に生じる歪み成分と振幅は等しいが逆位相となるよう行なわれる。次に、ノードHでの各々の信号を示す図3(H)のように3分岐の信号が合成され、その結果、出力端子102での各々の信号を示す図3(I)のように電力増幅器105の出力端で歪み成分が低減された信号が得られる。

【0022】以上の実施の形態では、3次の相互変調歪に対してのみ実施例を示したが、さらに高次の相互変調歪に対しても歪み補償回路110と類似する高次相互変調歪のための歪み補償回路を、歪み補償回路110に並列に接続することによって、高次相互変調歪を打ち消すことは可能である。

(実施の形態2) 図2は本発明の第2の実施形態による高周波電力増幅器200の回路図を示している。この回路は、第1の実施形態と異なり、電力増幅素子205の出力をフィードバックするループを設け、このフィードバックループ中に、歪み補償を行なうための帰還回路210、220を設けたものである。両帰還回路210、220の内部の構成は、第1の実施形態の歪み補償回路110、130と同じである。高域通過型フィルター211、低域通過型フィルター221のカットオフ周波数等周波数特性も同じである。

【0023】次に、この構成による動作を説明する。入力端子201より入力された信号は、合成器203を介

10

20

30

40

50

した後、移相器 204 で位相が調節され、電力増幅素子 205 により増幅された後、電力分配器 206 を介して出力端子 202 に到達する。この際、電力増幅素子 205 により増幅された信号の一部は、電力分配器 206 により第 1 の歪み補償回路 210 と第 2 の歪み補償回路 220 を介して合成器 202 に帰還される。

【0024】帰還回路 210 に入力された信号は、高域通過型フィルター 211 により、入力端子 201 に入力された無歪みの信号より高域側の歪み信号のみが取り出され、増幅素子 212 により増幅された後、移相器 213 により位相が調節され、歪み補償回路 210 の出力信号となる。帰還回路 220 に入力された信号は、低域通過型フィルター 221 により、入力端子 201 に入力された無歪みの信号より低域側の歪み信号のみが取り出され、増幅素子 222 により増幅された後、移相器 223 により位相が調節され、帰還回路 220 の出力信号となる。

【0025】図 4 は、高周波電力増幅器 200 に 2 波入力信号が与えられた場合、各ノードにおけるスペクトラムを示している。図 4 (P)、(Q) は各々、入力端子 201 における入力信号と、ノード Q での歪み成分を含む増幅信号である。帰還回路 210、220 では、まず、ノード R、S での各々の信号を示す図 4 (R)、

(S) のように高域側の歪み信号 f_{32} 、低域側の歪み信号 f_{11} のみが取り出される。次に、ノード T、U に到達するまでに、各々の信号 f_{32} 、 f_{11} が、図 4 (T)、

(U) に示すように増幅と位相が調節される。この調節は、各々の歪み成分が、第一の分岐を介した 2 波入力信号が電力増幅器 205 を通過する際に生じる歪み成分と振幅は等しいが逆位相となるように行われる。ノード V では、図 3 (V) に示すように合成された信号が得られ、ノード W (出力端子 202) では、図 3 (W) に示すように歪み成分が低減された信号が得られる。

【0026】以上の実施の形態では、これまで 3 次の相互変調歪に対してのみ実施例を示したが、さらに高次の相互変調歪に対しても歪み補償回路 210 と類似する高次相互変調歪のための歪み補償回路を、歪み補償回路 201 に並列に接続することによって、高次相互変調歪を打ち消すことは可能である。また、高周波電力増幅器への入力信号が振幅と位相が変調されたデジタル信号のような場合、歪み成分のスペクトルが無段階に広い領域にわたって存在するため、このような歪み成分を低減するためには、各歪み成分に対応する 2 つ以上の歪み補償回路、または帰還型歪み補償回路を用いると効果的である。

【0027】

【発明の効果】本発明は以上説明したように構成したので、次のような効果がある。

① 電力増幅素子の入力において、2 波以上の入力信号がある場合、各々の入力信号の周波数が大きく離れるは

ど、電力増幅素子の基本波の高周波側と低周波側の相互変調歪みの改善量に差がでる傾向にあるが、本発明によれば、電力増幅素子の入力において、基本波出力信号の低周波側に発生する相互変調歪み信号を低減する第 1 の歪み補償回路と、電力増幅素子の基本波出力信号の高周波側に発生する相互変調歪み信号を低減する第 2 の歪み補償回路が並列に接続されていることにより、基本波出力信号の低域側に発生する相互変調歪み信号と高域側に発生する相互変調歪み信号が、各々独立に低減される結果、いつれの帯域における相互変調歪みとも効果的に低減、除去できるものである。

② さらに、電力増幅素子に用いる FET などの動作温度が変動した場合、電力増幅素子の AM/AM 変換・AM/PM 変換の非線形性が変動してしまうため、歪み補償回路が電力増幅素子の非線形性を補償できなくなり、その結果、相互変調歪みの改善能力が低下してしまうが、本発明によれば、歪みを補償する帰還回路の入力信号として電力増幅素子より実際に出力された相互変調歪み信号を用い、かつ、帰還回路として前記第 1、第 2 の歪み補償回路と同様な回路を用いるため、前記電力増幅素子の温度変化や広いダイナミックレンジにわたり振幅変動に対する AM/AM 変換・AM/PM 変換の非線形性を補償することが可能となると同時に、基本波出力信号の低域側に発生する相互変調歪み信号と高域側に発生する相互変調歪み信号が、各々独立に、かつ効果的に低減される。

【図面の簡単な説明】

【図 1】本発明の実施例の形態 1 による高周波電力増幅器

【図 2】本発明の実施例の形態 2 による高周波電力増幅器

【図 3】本発明の実施例の形態 1 による各ノードのスペクトル

【図 4】本発明の実施例の形態 2 による各ノードのスペクトル

【図 5】通常の電力増幅器の特性

【図 6】従来の歪み補償回路を有する高周波電力増幅器

【図 7】非線型補償回路の原理図

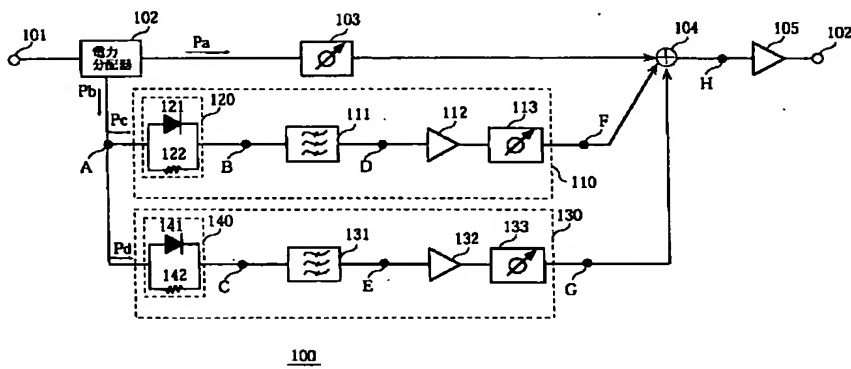
【符号の説明】

100・・・高周波電力増幅器
101・・・入力端子
102・・・電力分配器
103・・・移相器
104・・・合成器
105・・・電力増幅素子
110・・・歪み補償回路
111・・・フィルター
112・・・増幅器
113・・・移相器
120・・・非線形補償回路

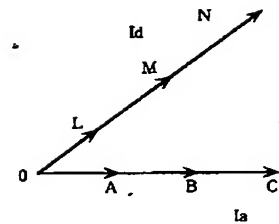
121・・・ダイオード
 122・・・抵抗
 130・・・歪み補償回路
 131・・・フィルター
 132・・・増幅器
 133・・・移相器
 140・・・非線形補償回路
 141・・・ダイオード
 142・・・抵抗
 200・・・高周波電力増幅器
 201・・・入力端子
 202・・・出力端子
 203・・・合成器
 204・・・移相器
 205・・・電力増幅素子
 206・・・電力分配器

* 210・・・帰還回路
 211・・・フィルター
 212・・・増幅器
 213・・・移相器
 220・・・帰還回路
 221・・・フィルター
 222・・・増幅器
 223・・・移相器
 601・・・入力端子
 602・・・出力端子
 611・・・ダイオード
 812・・・遅延線路
 813・・・抵抗
 614・・・遅延線路
 615・・・ノード
 * 620・・・電力増幅素子

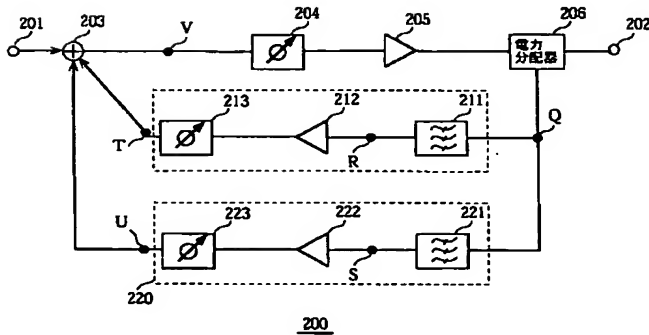
【図1】



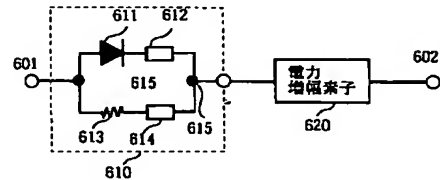
【図7】



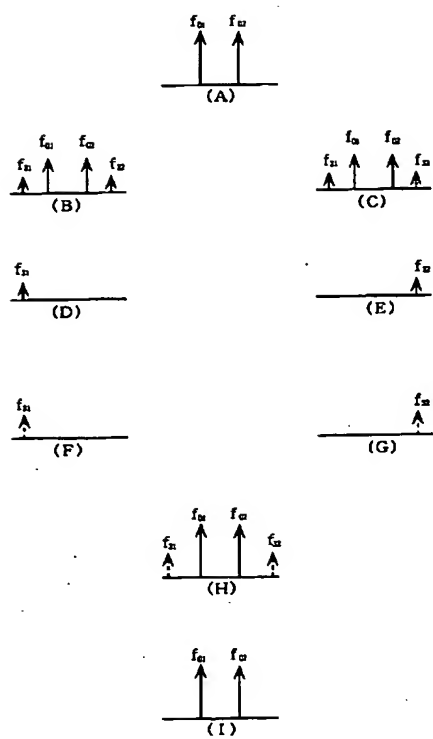
【図2】



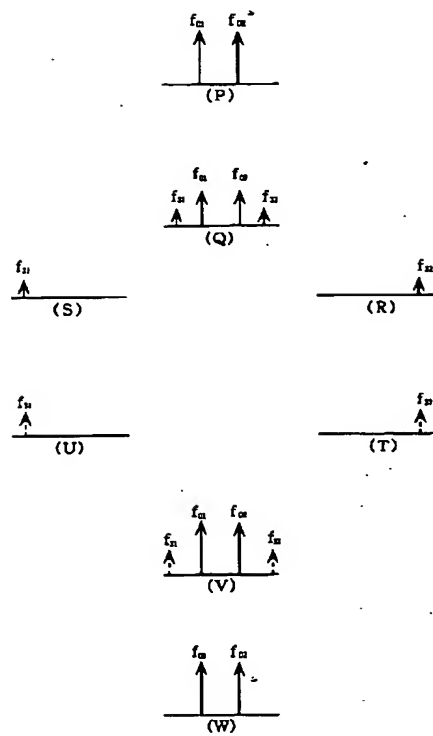
【図6】



【図3】

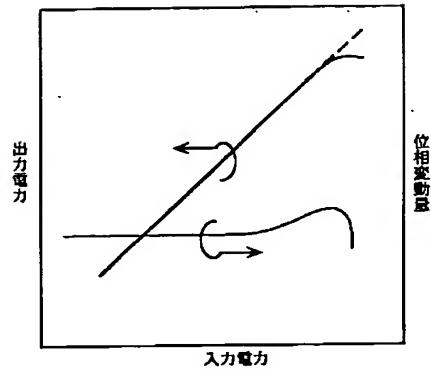


【図4】

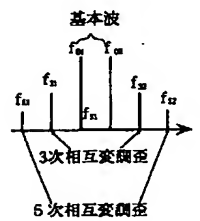


【図 5】

(a)



(b)



 フロントページの続き

(72)発明者 前田 昌宏
 大阪府高槻市幸町 1 番 1 号 松下電子工業
 株式会社内

(72)発明者 勝野 元成
 大阪府高槻市幸町 1 番 1 号 松下電子工業
 株式会社内

F ターム(参考) SJ090 AA01 AA41 CA02 CA21 CA32
 CA62 FA00 GN01 GN06 GN07
 HA09 HA19 HA25 KA00 KA15
 KA16 KA42 KA46 MA11 MA14
 MN04 NN02 NN12 TA02
 SJ091 AA01 AA41 CA02 CA21 CA32
 CA62 FA00 HA09 HA19 HA25
 KA00 KA15 KA16 KA42 KA46
 MA11 MA14 TA02